



DERWENT-ACC-NO: 1992-418940

DERWENT-WEEK: 199251

COPYRIGHT 2007 DERWENT INFORMATION LTD

TITLE: Thin film semiconductor device - by forming  
microcrystalline silicon layer on plastic substrate to  
form film with high permittivity by low temp. process  
NoAbstract

PATENT-ASSIGNEE: RICOH KK[RICO]

PRIORITY-DATA: 1991JP-0104815 (April 10, 1991)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE	PAGES	MAIN-IPC
JP <u>04313273</u> A	November 5, 1992	N/A	004	H01L 029/784

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO	APPL-DATE
JP 04313273A	N/A	1991JP-0104815	April 10, 1991

INT-CL (IPC): G02F001/136, H01L029/784

ABSTRACTED-PUB-NO: JP 04313273A

EQUIVALENT-ABSTRACTS:

CHOSEN-DRAWING: Dwg.2/3

DERWENT-CLASS: L03 P81 U12 U14

CPI-CODES: L04-C10B; L04-E;

EPI-CODES: U12-B03A; U12-D02A4; U12-Q; U14-K01A2B;

PAT-NO: JP404313273A

DOCUMENT-IDENTIFIER: JP 04313273 A

TITLE: MICRO CRYSTAL SILICON THIN-FILM SEMICONDUCTOR  
DEVICE AND  
LIQUID DISPLAY DEVICE USING THE SAME

PUBN-DATE: November 5, 1992

INVENTOR-INFORMATION:

NAME

MORI, KOJI

ASSIGNEE-INFORMATION:

NAME

RICOH CO LTD

COUNTRY

N/A

APPL-NO: JP03104815

APPL-DATE: April 10, 1991

INT-CL (IPC): H01L029/784, G02F001/136

US-CL-CURRENT: 257/72

ABSTRACT:

PURPOSE: To obtain a liquid crystal surface device which enables a high-speed switching to be made by forming a micro crystal silicon layer ( $\mu$ C-Si) on a plastic substrate.

CONSTITUTION: A gate electrode 2 is formed on a plastic film substrate 1, a gate insulation film 3 is formed, and then an undoped  $\mu$ C-Si 4 is formed. Then, n(+)- $\mu$ C-Si 5 for ohmic contact is formed continuously and is machined to a specific shape. thus enabling a  $\mu$ C-Si layer 6 to be formed.

Therefore, a film of a TFT(thin film transistor) can be formed at a low temperature, the obtained  $\mu$ C-Si film has no photocon property, it shows a high conductivity and a high mobility and is suited for a high-speed drive, and further a threshold value can be controlled by activation according to ion-implantation + excimer laser at the time of its manufacture. Also, a liquid crystal display device with the TFT achieves a high-speed switching.

COPYRIGHT: (C)1992,JPO&Japio

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開平4-313273

(43) 公開日 平成4年(1992)11月5日

(51) Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 29/784				
G 0 2 F 1/136	5 0 0	9018-2K		
		9056-4M	H 0 1 L 29/78	3 1 1 X

審査請求 未請求 請求項の数2(全 4 頁)

(21) 出願番号 特願平3-104815

(22) 出願日 平成3年(1991)4月10日

(71) 出願人 000006747

株式会社リコー

東京都大田区中馬込1丁目3番6号

(72) 発明者 森 孝二

東京都大田区中馬込1丁目3番6号 株式  
会社リコー内

(74) 代理人 弁理士 友松 英爾

(54) 【発明の名称】 マイクロクリスタルシリコン薄膜半導体装置及びそれを用いた液晶表示装置

(57) 【要約】

【目的】 フレキシブルなプラスチック上に低温で形成で、かつa-Siよりもmobilityが高く、poly-Siに近いmobilityをもつマイクロクリスタルSi ( $\mu$ C-Si) 薄膜半導体装置および該半導体装置を具備した高速スイッチングが可能な液晶表示装置の提供。

【構成】 プラスチック基板上に $\mu$ C-Siを母材とした半導体装置及び該半導体装置を具備した液晶表示装置。

1

## 【特許請求の範囲】

【請求項1】 プラスチック基板上に、マイクロクリスタルシリコン層を具備したことを特徴とする薄膜半導体装置。

【請求項2】 請求項1記載のマイクロクリスタルシリコン薄膜半導体装置を具備したことを特徴とする液晶表示装置。

## 【発明の詳細な説明】

## 【0001】

【技術分野】 本発明は、マイクロクリスタルシリコン（以下 $\mu$ C-Siと表示する。）薄膜を具備した半導体装置及び該半導体装置を有する表示装置、ディスプレイ、さらには空間変調素子、ハイビジョン等に関する。

## 【0002】

【従来技術】 アモルファスシリコン（a-Si）や多結晶シリコン（poly-Si）を用いたTFT（thin film transistor）は、ファクシミリ、液晶表示装置等、各種OA機器に汎用されている。たとえば、液晶ディスプレイ用に使われているアクティ\*

2

\*プマトリックス素子には、母材としてa-Siを用いたTFTが主に使われていることが「IDRC '88 PP56~58, Oct. 1988」に、またpoly-Si TFTを一体化したものについては、「SID '89 Digest PP238~241, May, 1989」に記載がある。この種、液晶表示装置においては、a-Si TFTを用いたアクティブマトリックスは成膜温度が250℃前後という温度プロセスで、主に安価なガラス上に形成されていたが、モビリティが低いため、 $(0.1 \sim 1 \text{ cm}^2/\text{v} \cdot \text{sec})$ 、高品質ディスプレイ用の周辺駆動回路への適用には困難であった。一方、モビリティが高いpoly-Si TFT（ $\sim 100 \text{ cm}^2/\text{v} \cdot \text{sec}$ ）の場合、プロセス温度が1000℃と高いため、安価なガラスあるいはプラスチックは使用不可能であり、低コスト化に難があった。したがって、表示装置にTFTを使った場合、次のような組合せとなっている。

【表1】

アクティブマトリックス部 周辺駆動部	アモルファスシリコン部	
	a-Si	poly-Si
a-Si	O	X (この組合せは存在しない)
poly-Si	O	Δ (放電的増大)

そのため、プラスチック基板上に低温で形成でき、かつa-Siよりもモビリティ（mobility）が高く、poly-Siに近いモビリティをもつTFTの出現が強く望まれている。

## 【0003】

【目的】 本発明の目的は、低コスト基板であり、フレキシブルなプラスチック基板上に低温で形成でき、かつa-Siよりもモビリティが高く、poly-Siに近いまたはそれ以上のモビリティをもつ $\mu$ C-Si薄膜半導体装置（ $\mu$ C-Si TFT）および該半導体装置を具備した高速スイッチングが可能な液晶表示装置、換言すれば高品質ディスプレイ装置の提供にある。

## 【0004】

【構成】 本発明の第1は、プラスチック基板上に、 $\mu$ C-Siを具備したことを特徴とする薄膜半導体装置に関する。本発明の第2は前記 $\mu$ C-Si TFTを具備したことを特徴とする液晶表示装置に関する。

【0005】 前記 $\mu$ C-Si薄膜を形成するには、(1) ECR法（電子サイクロトロン共鳴法）において水素希釈度を高くする、(2) ECR法とエキシマレーザを併用する、(3) エキシマレーザ単独の場合、後で表面アニールをほどこす、などの方法が例示できる。プラスチック

フィルム基板としては、ポリエチレンテレフタレート、ポリメチルメタクリレート、ポリカーボネート、ポリエーテルサルホン、ポリアリレートなどのようなポリマー基板が挙げられる。

【0006】 以下、添付図面を参照しながら説明する。

図1は、本発明の $\mu$ C-Si TFTの作製法の一例を示すフロー図、図2は、TFT駆動液晶パネルの概略図、図3は、図2のTFTパネル部及び周辺駆動部TFTの断面図である。本発明の $\mu$ C-Si TFTの作製法の一例を図1のフローに沿って説明する。

(a) プラスチックフィルム基板1上にCr等のゲート電極2を形成する。この場合、下地層として必要に応じてSiO<sub>2</sub>層を形成しておいてもよい。

(b) ゲート絶縁膜3を形成する。

(c) アンドープ $\mu$ C-Si 4をまず形成し、次にオーミックコンタクト用n (+)- $\mu$ C-Si 5を連続形成する。

(d) 所定形状に加工し、 $\mu$ C-Si 層6を形成する。

(e) メタル配線7、8を形成する。このときソース・ドレイン間のn (+)層も同時にエッチングする。最後にパッシベーション層9を形成して完成する。

なお、図中10はゲート・ドライバ、11はドレイン

3

・ドライバー、12はTFTパネル(1920×480画素)、13は画素電極である。前記(a)~(e)の工程は、全て室温で行っており、プラスチックフィルムでも従来a-Si膜でしか形成できなかったTFTが可能となるばかりか、得られたTFTの特性はTFTに $\mu$ C-Siを用いているため、a-Siよりは高い移動度を有し、poly-Si並みの高速なTFTが実現できている。これは、ECR法および/またはエキシマレーザ法を用いた製法による特有の効果のために、実現可能となる。モビリティでいうとa-Siで0.01~1  $\text{cm}^2/\text{V}\cdot\text{sec}$ 、poly-Siで100~であり、 $\mu$ C-Siで1~100  $\text{cm}^2/\text{V}\cdot\text{sec}$ と広く、製膜条件によってはpoly-Siを上まわるものも実現できる。ECR法は、サイクロトン共鳴を用いているため、低温(100℃以下)でa-Siを形成できるが、ECR法を用いる前記(c)工程時、水素希釈量をふやし、マイクロ並パワーを高くしてやることでアンドープ~ドープ層まで自在に製膜でき、このとき結晶をともなった $\mu$ C-Siが実現できる。さらにエキシマレーザ(波長193~350nm)を用いることで、ECR中のラジカルの励起が促され、より高効率な製膜が可能となる。又、エキシマレーザ単独でも $\text{Si}_2\text{H}_6$ 、 $\text{SiH}_4$ ガスを分解、製膜できるため、同じような $\mu$ C-Siの形成が可能となる。エキシマレーザはArFにかぎらず、ECRと併用する場合には193nm(ArF)~351nm(XeF)まで使用可能である。エキシマレーザ単独の場合には、a-Si膜形成では、193(ArF)~241nm(KrF)の波長で形成可能である。なお、エキシマレーザ単独の場合、後で表面アニールをほどこすとよい。作成した $\mu$ C-Si膜は  $\rho_D=1/10^7$  ( $1/\Omega\cdot\text{cm}$ )、 $\rho_P=1/10^4$  ( $1/\Omega\cdot\text{cm}$ ) (at 550nm) となり、ドープング膜では $\rho_P\approx\rho_D=1/10^2\sim 1/10^0$  ( $1/\Omega\cdot\text{cm}$ ) となり、高い導電性を示している。この膜の特徴は第1に、フォトコン性がなく、都合が良く、たとえば表示装置としてのTFTは煩雑に光があたるが、光によるTFTのしきい値電圧、on電流値、off電流値の変化を抑えることができる。第2に高い導電率、高い移動度を示し、高速駆動に適する。第3に、イオン注入+エキシマレーザによる活性化によって、しきい値制御が可能である。

【0007】

【実施例】実施例1

プラスチックフィルム(PET:ポリエチレンテレフタレートまたはPES:ポリエーテルスルホン)上にECR法で $\text{SiH}_4/\text{O}_2=0.3$ , 1mtorr, r. tで1000Å $\text{SiO}_2$ 形成後、真空蒸着法によりCrを1000Å蒸着する。その後、 $\text{CCl}_4/\text{O}_2=1$ , 10torr, 100WでCrを所定形状にエッチングする。その後、Crのエッチング前に形成していたレジスト

4

(OFPR)を $\text{O}_2$ プラズマ70SCCM, 300Wで除去する。その後、 $\text{SiH}_4/\text{N}_2=0.6$ , 0.3mtorr, 300Wで2000Å堆積して、 $\text{SiN}_x$ をゲート絶縁膜とする。同じくレジストパターンにより、 $\text{SiN}_x$ を所定形状にエッチング後、レジスト除去を行う。次にECR法で $\text{SiH}_4$  10SCCM, 1mtorr, r. tで1 $\mu\text{m}$ のa-Siを形成し、つづいて $\text{PH}_3/\text{SiH}_4=0.1\%$ で他は同一条件でn(+)層を100Å形成する。その後、ソース・ドレイン間のn(+)層を $\text{SF}_6+\text{O}_2$ ガス系でエッチングして除去後、ゲート絶縁膜と同一形成条件でパッシベーション層を厚さ1 $\mu\text{m}$ 形成して完成する。

実施例2

PMMA(ポリメチルメタクリレート)上にECR法により $\text{SiO}_2$ を形成する(条件は、前述の実施例1と同じ)。さらにEB蒸着によりCrを1000Å形成し、所定形状にエッチングする。その後 $\text{SiH}_4/\text{N}_2=0.6$ , 0.3mtorr 300Wで2000Å堆積して $\text{SiN}_x$ を形成する。次にエキシマレーザ(ArF、波長193nm)を用いて、 $\text{H}_2:100\text{SCCM}$   $\text{Si}_2\text{H}_6:1\text{SCCM}$ 、圧力10torr, 100mJ/cm<sup>2</sup>、ショット数、10~10<sup>5</sup>shotにて、a-Si膜を約1000Å形成する。ここで更に、ガスを流さず1/10<sup>5</sup>torrの高真空下で表面にエキシマレーザ光(条件100mJ/cm<sup>2</sup>, 10shot)を照射し、 $\mu$ c化をはかる。さらに $\text{PH}_3$ (1%, Heベース)ガスを導入して $\text{Si}_2\text{H}_6$ は同じ条件でn(+)層を形成する。それ以降は実施例1と同一条件にて形成する。実施例3[図1の(c)の工程に限定する。他のプロセスは実施例1と同じ] ECR装置において、 $\text{H}_2:10\text{SCCM}$ ,  $\text{SiH}_4:1\text{SCCM}$ 、圧力0.1mtorrで放電を立てると同時にArF(193nm) 300mJ/cm<sup>2</sup>のエキシマレーザを基板に平行に近接して照射することでSiラジカルの生成効率をupした。n(+)は $\text{H}_2:10\text{SCCM}$ ,  $\text{SiH}_4:1\text{SCCM}$ ,  $\text{PH}_3$ (1%, Heベース):1SCCMで形成し、以降は実施例1と同一条件で形成した。

【0008】

【効果】本発明の $\mu$ C-Si TFTは、低温成膜が可能であり、得られた $\mu$ C-Si膜はフォトコン性がなく、また高い導電率、高い移動度を示し、高速駆動に適しており、さらにその作製時、イオン注入+エキシマレーザによる活性化によってしきい値を制御することが可能である。また、前記 $\mu$ C-Si TFTを具備した液晶表示装置は、該 $\mu$ C-Si TFTがフォトコン性がないため、表示装置としてのTFTは煩雑に光があたるが、光によるTFTのしきい値電圧、on電流値、off電流値の変化を抑えることができ、さらに高導電率、高移動度を示すので、高速switchingを可能にする。

5

6

## 【図面の簡単な説明】

【図1】本発明の $\mu\text{C-Si}$ 薄膜半導体装置の作製法の一例を示すフロー図である。

【図2】本発明の $\mu\text{C-Si}$ 薄膜半導体装置を具備したTFT駆動液晶パネルの概略図である。

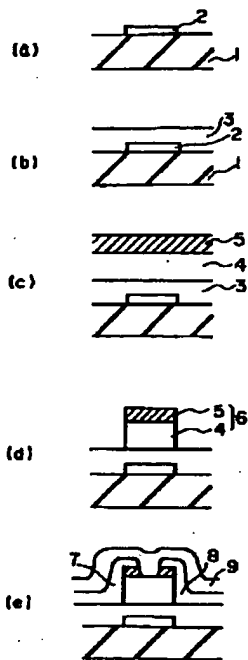
【図3】図2に示す概略図のTFTパネル部及び周辺駆動部TFTの断面である。

## 【符号の説明】

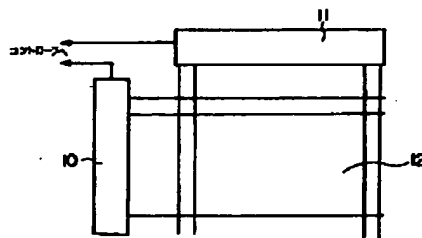
- 1 プラスチックフィルム基板  
2 ゲート電極  
3 ゲート絶縁膜

- 4 アンダー $\mu\text{C-Si}$ 膜  
5  $n(+)-\mu\text{C-Si}$ 膜  
6  $\mu\text{C-Si}$ 膜  
7 メタル配線  
8 メタル配線  
9 パッシベーション膜  
10 ゲート・ドライバー  
11 ドレイン・ドライバー  
12 TFTパネル (1920×480画素)  
13 画素電極

【図1】



【図2】



【図3】

